

**Experiência 3 – Circuitos Lógicos**  
Inversor, Portas Nand/And, Portas Nor/Or  
*Chip 2 – Transistores MOS e Circuitos Lógicos*

***Introdução***

Utilizando o chip nº 2, este conjunto de ensaios tem como objetivo demonstrar como é possível construir e testar uma série de circuitos lógicos a partir de conexões simples entre transistores MOS.

Os testes em portas lógicas consistem na aplicação de tensão aos terminais de gate (gatilho) dos transistores, observando o nível lógico da saída. O nível lógico 1 equivale a 5 V e o nível lógico 0 equivale a 0 V.

***Material***

- Chip nº 2
- Protoboard
- Potenciômetro de 500  $\Omega$
- 2 multímetros digitais
- Fios para conexões

***Prática***

**1 – Identificação do chip nº 2**

O circuito interno do chip nº 2 é mostrado na Fig. 1. Nota-se que existem 4 transistores do tipo N e quatro do tipo P. Na Fig. 2 mostra-se o desenho do encapsulamento do chip nº 2 e também a disposição interna dos transistores.

Primeiramente devemos identificar os terminais de cada transistor, marcando ao lado:

- G – gate (gatilho)
- D – dreno (dreno)
- S – source (fonte)

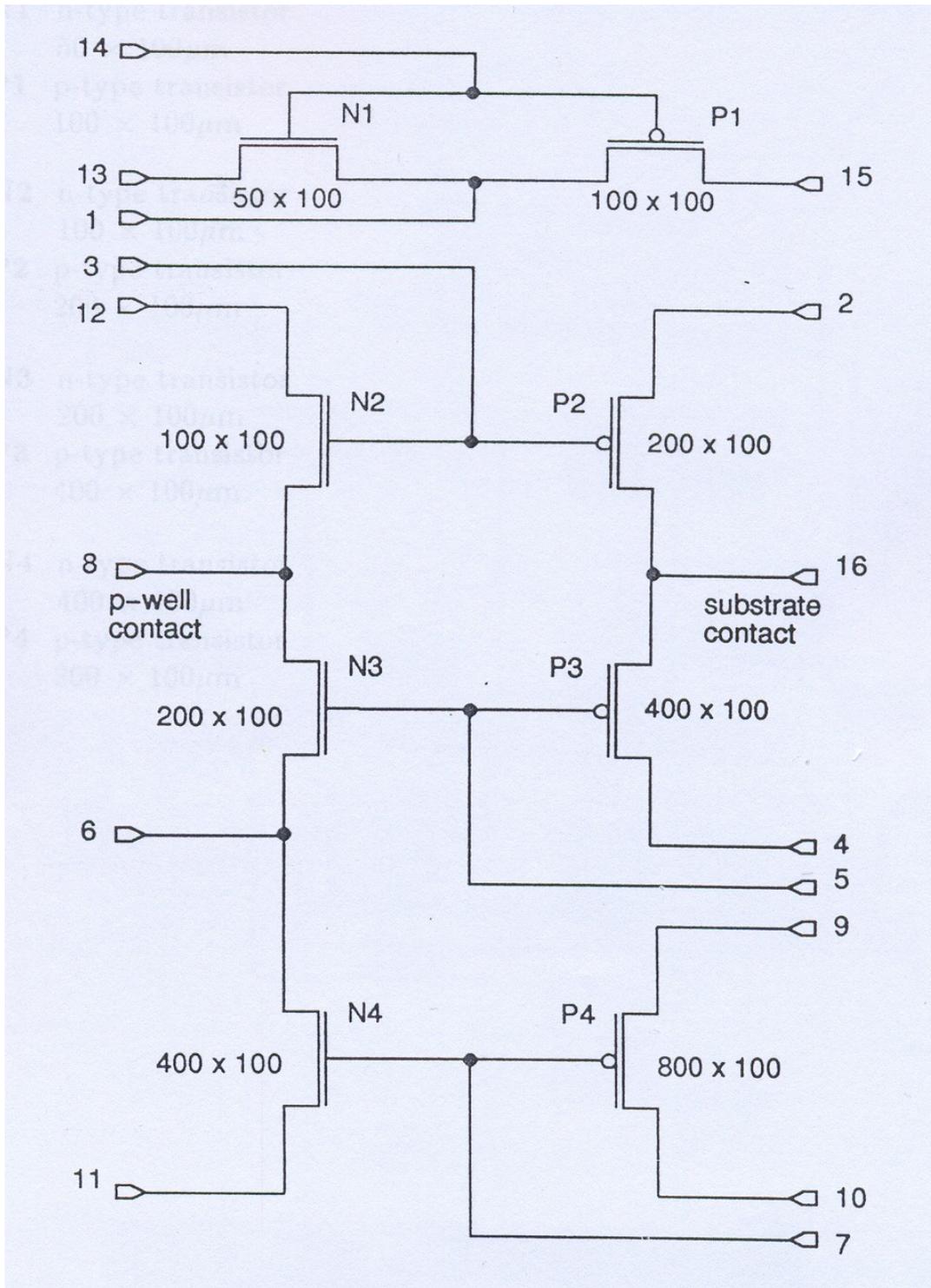


Fig. 1 – Diagrama interno do chip nº 2.

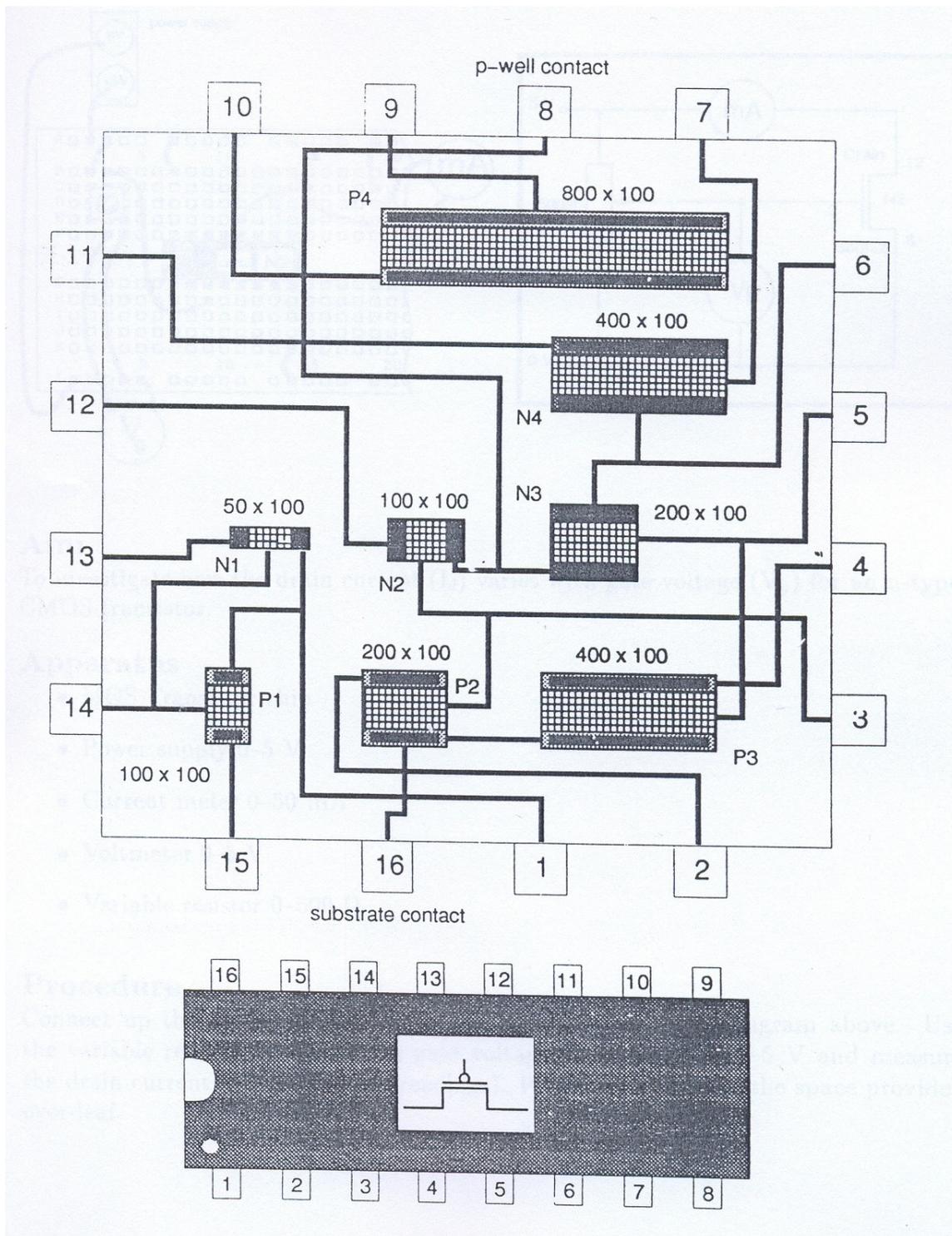


Fig. 2 - Layout interno e encapsulamento do chip nº 2.

## 2 – Inversor Lógico

A função de transferência do inversor lógico é dada através do gráfico: tensão de entrada versus tensão de saída.

Utilizando o circuito mostrando na Fig. 3 a seguir e, aplicando tensões de entrada de 0 (nível lógico baixo) e 5 V (nível lógico alto), obtenha a tabela verdade do inversor formado pelos transistores P1 e N1.

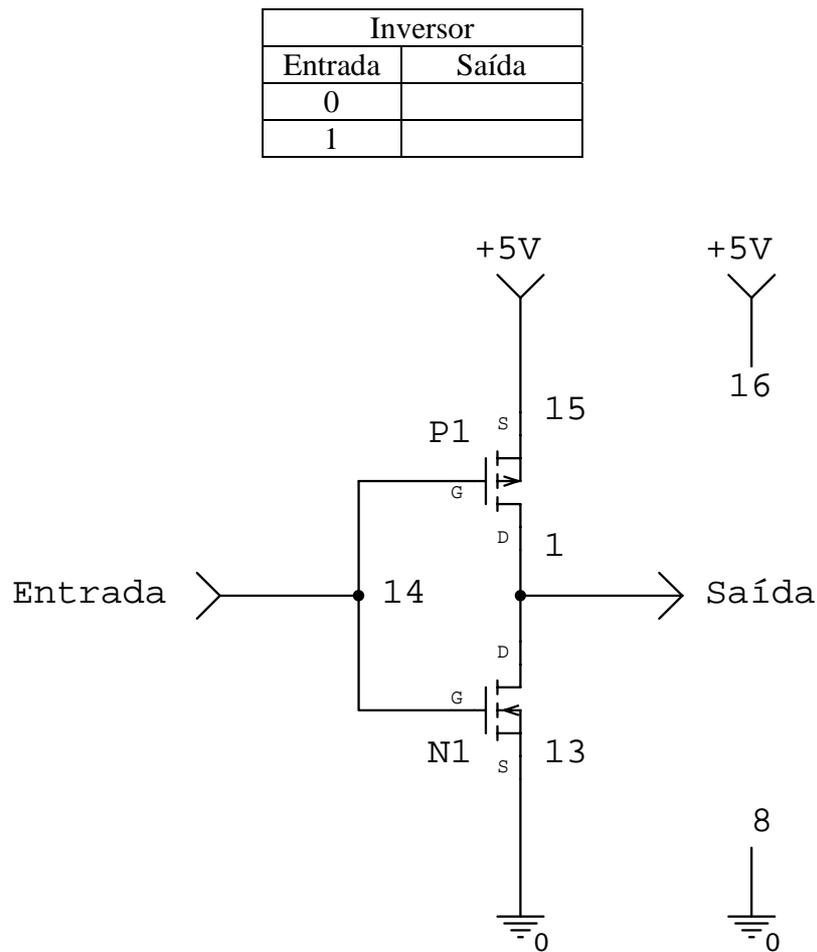


Fig. 3 - Circuito elétrico para implementação do inversor.

Acrescentando ao circuito da Fig. 3 um potenciômetro, originando então o circuito da Fig. 4, monte uma tabela da tensão de saída versus a tensão de entrada do inversor, com incrementos de 0,5 V. A partir desta tabela desenhe o gráfico da tensão de saída x entrada. Esta montagem permite levantar a função de transferência do inversor.

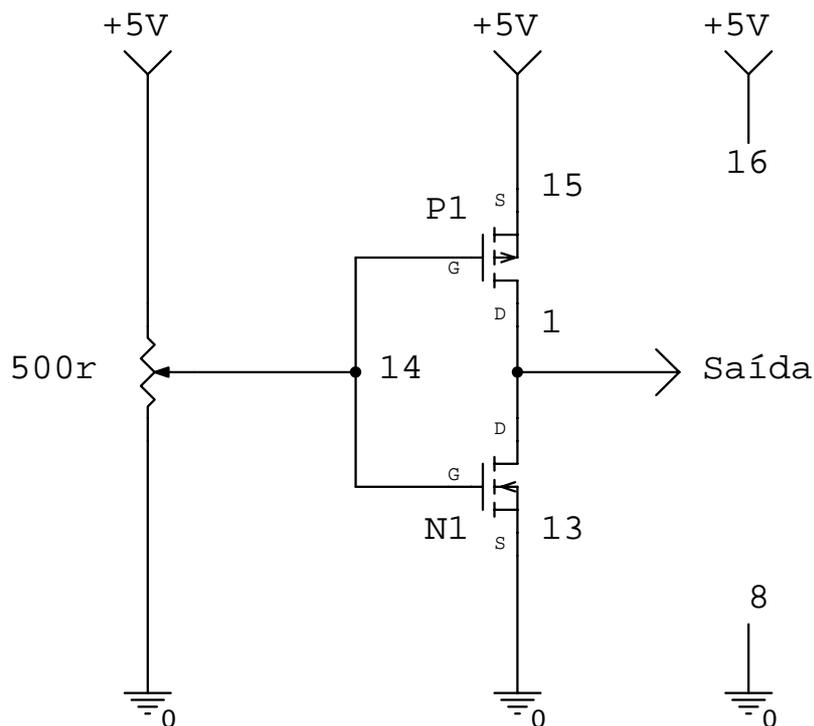


Fig. 4 – Circuito para obtenção da função de transferência do inversor.

Função de Transferência do Inversor	
Tensão de entrada [V]	Tensão de saída [V]
0,0	
0,5	
1,0	
1,5	
2,0	
2,5	
3,0	
3,5	
4,0	
4,5	
5,0	

### 3 – Portas AND/NAND

As funções implementadas pelas portas lógicas denominadas AND (“E”) e NAND (não “E”) são largamente empregadas pela eletrônica e em sistemas digitais. A configuração AND ( $Y = AB$ ) realiza a multiplicação de dois níveis lógicos, enquanto a porta NAND ( $Y = \overline{AB}$ ) fornece na saída o inverso do resultado da multiplicação destes níveis.

Implemente o circuito mostrado na Fig. 6 e obtenha a tabela verdade para as portas lógicas AND e NAND.

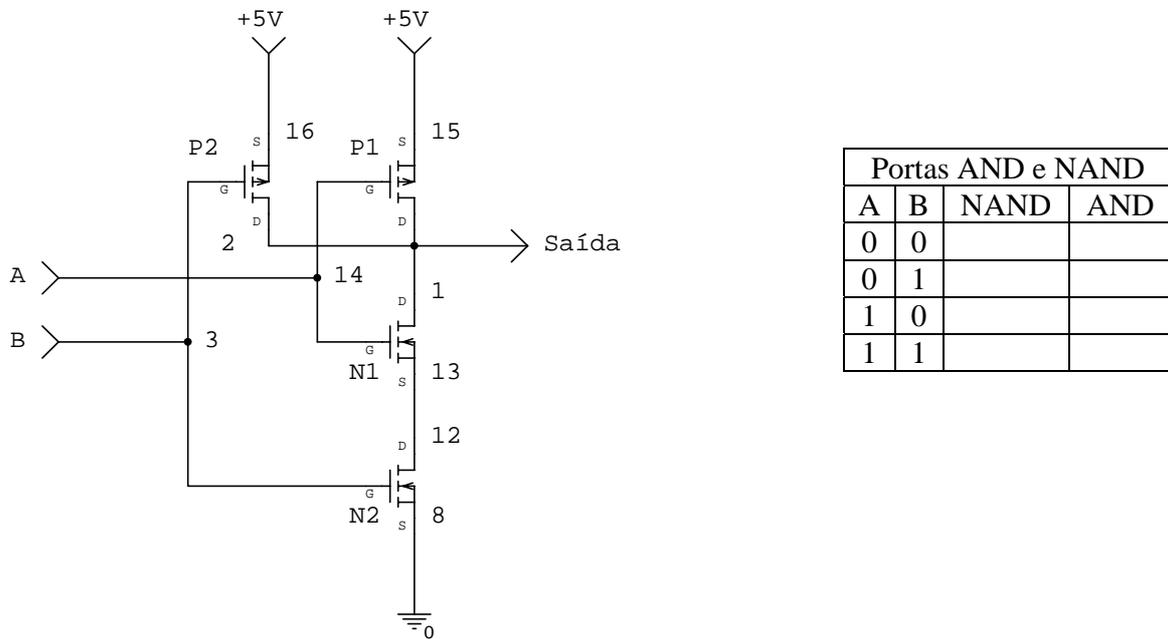


Fig. 5 - Circuito elétrico de uma porta NAND.

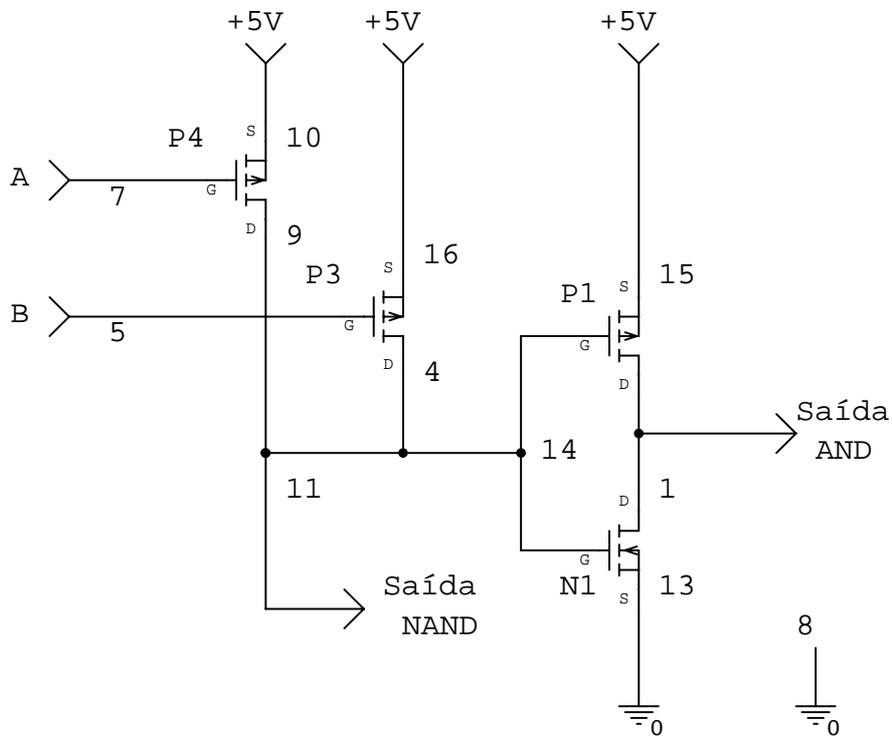


Fig. 6 - Circuito elétrico para implementação das portas AND e NAND.

#### 4 – Portas OR/NOR

Analogamente ao caso das portas AND e NAND, as portas OR (“OU”) e NOR (não “OU”) implementam operações lógicas. A configuração OR (  $Y = A + B$  ) realiza a soma de dois níveis lógicos, enquanto a porta NOR (  $Y = \overline{A + B}$  ) produz na saída o inverso do resultado desta operação.

Implemente o circuito da Fig. 7 e obtenha a tabela verdade para a porta NOR.

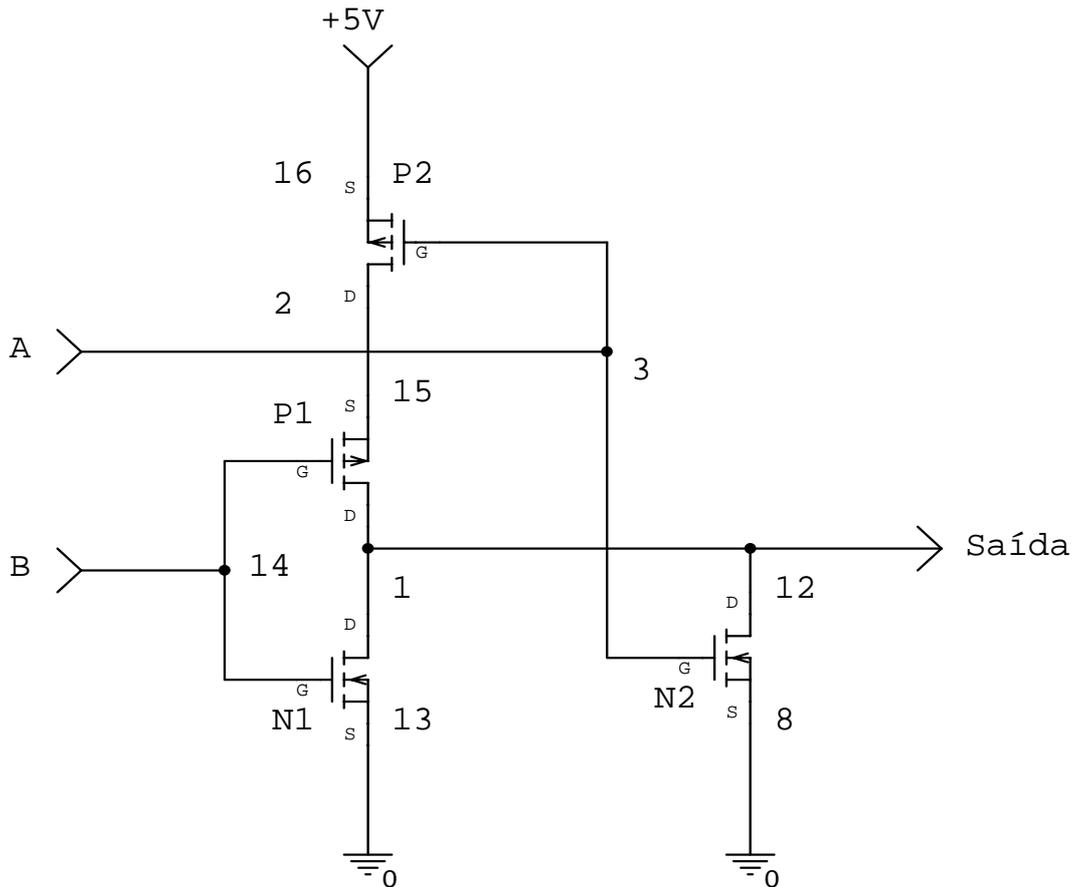


Fig. 7 - Circuito elétrico para implementação da porta NOR.

A	B	NOR
0	0	
0	1	
1	0	
1	1	